
Aufgabe 1: Statische Speicher

1. Im folgenden stehen statische Speicherbausteine mit der Organisation 4Mx4 und 16Mx1 zur Verfügung. Wie können die Bausteine verschaltet werden, um jeweils
 - einen 4Mx16 Speicher,
 - und einen 16Mx4 Speicherzu erzeugen?
2. Nehmen Sie an, daß der 4Mx4 Speicherbaustein 10 Euro, der 16Mx1 Speicherbaustein 5 Euro und ein Demultiplexer (unabhängig von seiner Größe) 1 Euro kostet. Welche Speicherorganisation ist jeweils die billigste?
3. Nehmen wir an, der statische Speicher hat eine Zugriffszeit von 10 ns. Für einen Vergleich wird diese Zugriffszeit mit einem Herzschlag eines Menschen gleichgesetzt. Wenn ein Speicherbaustein so viele 'Herzschläge' aushalten würde wie ein durchschnittlicher Mensch (80 Jahr, Puls im Schnitt von 60 Schläge/Minute), wann würde der Speicherbaustein 'sterben', wenn ständig auf ihn zugegriffen wird?

Aufgabe 2: Vergleich statischer/dynamischer Speicher

1. Skizzieren Sie grob, welche Bestandteile in einem statischen RAM enthalten sind.
2. Vergleichen Sie das statische RAM mit einem dynamischen RAM. Welche Komponenten sind neu?
3. Woher könnten die Begriffe statisches/dynamisches RAM kommen?
4. Welche Vorteile/Nachteile haben die beiden Speichertypen im Vergleich miteinander?

Aufgabe 3: Refresh Mechanismen

1. Wozu benötigt ein dynamischer Speicher 'Refreshzyklen'? Wie sieht ein 'RAS Only' Refreshzyklus aus, bei dem die Zeilenadresse vom Memory-Controller erzeugt wird?
2. Ein Speicherbaustein (4Mx4, je 11 Adressen für RAS und CAS) muß alle 64 ms 'refreshed' werden. Die Zykluszeit beträgt 70 ns.
 - Wieviele Refreshzyklen müssen innerhalb von 64 ms durchgeführt werden?
 - Wieviel Bandbreite geht durch diese Refreshzyklen verloren, wenn der Refresh einer Zeile 70 ns benötigt?
 - Welche Werte ergeben sich, wenn statt der symmetrischen Aufteilung (je 11 Adressen für RAS und CAS) eine Aufteilung mit 10 Adressen für RAS, 12 Adressen für CAS verwendet wird? Welchen zusätzlichen Vorteil hat diese Aufteilung?

Aufgabe 4: Dynamischer Speicher

1. Geben Sie ein Zeitdiagramm der Leitungen eines 4Mx4 dynamischen Speicherbausteins annehmen, wenn (a) gelesen wird bzw. (b) geschrieben wird.
2. Was ist der wesentliche Unterschied zwischen DRAM und SDRAM?
3. Welche Trick verbirgt sich hinter DDR-SDRAM? Verdeutlichen Sie dies mit einem Zeitdiagramm eines Burst Lesezugriffs auf 4 aufeinanderfolgenden Adressen.
4. Typische Geschwindigkeitsangaben aus der Werbung von DDR-SDRAM sind PC100-PC400. Viele Kunden würden 100 MHz-400 MHz , also Zugriffszeiten von 10 ns bis 2.5 ns erwarten. Ist dies richtig?

Aufgabe 5: Speichertypen

1. Ordnen Sie die folgenden Speicherbausteine der Geschwindigkeit nach, wenn die Zugriffe hauptsächlich im Burst Mode (also aufeinanderfolgende Worte lesen) erfolgen.
 - asynchrones SRAM
 - SDRAM
 - DRAM
 - RDRAM
 - EDO-RAM
 - DDR-SDRAM
2. Ein System benötigt 1 MByte Speicher. Die Zugriffe erfolgen hauptsächlich auf nicht aufeinanderfolgende Adressen (also zufällig im gesamten Adressraum). Welche Speicherart kann die Daten am schnellsten liefern?
3. Welche Typen von Halbleiterspeicher kommen in einem modernen PC vor?

Aufgabe 1: Statische Speicher

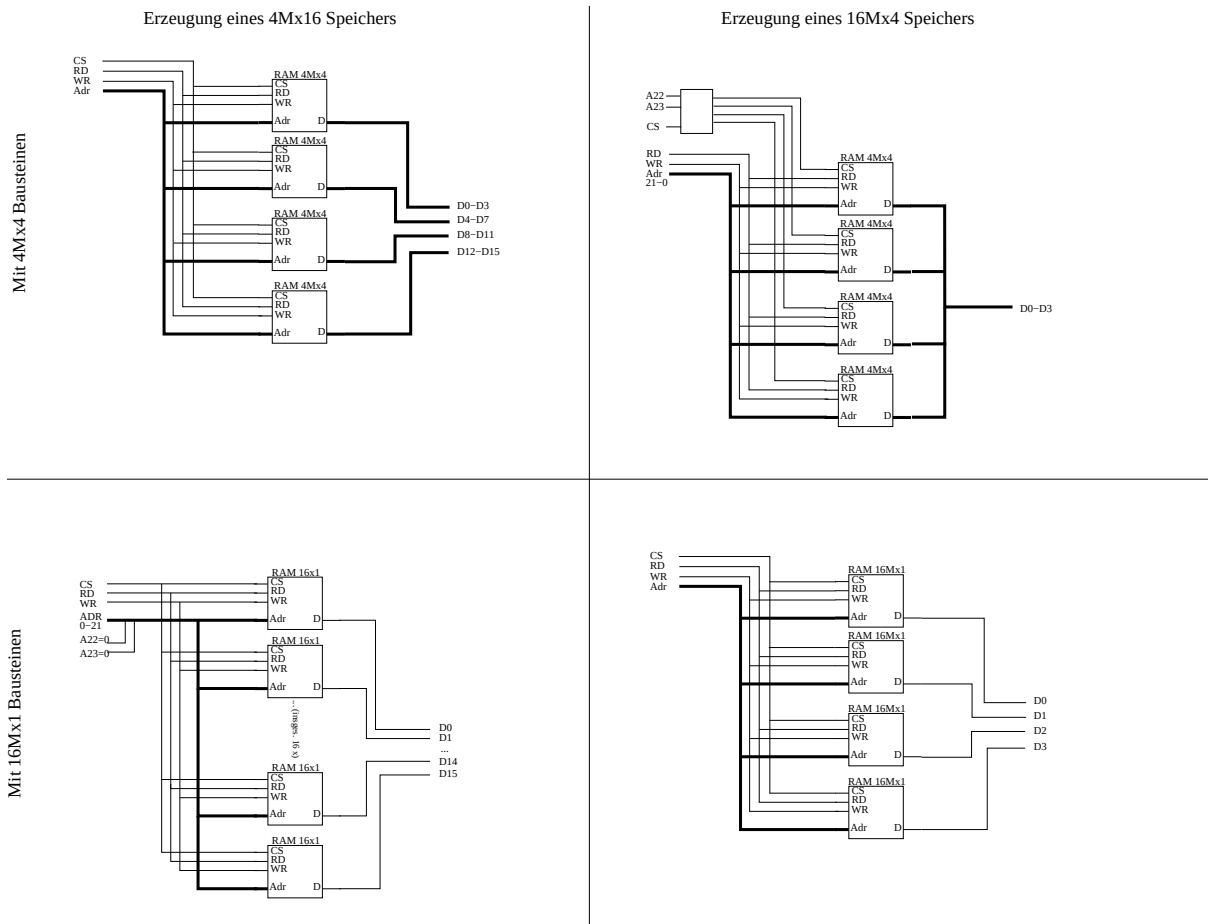


Abbildung 1: Lösung der Speicheraufgabe, Teil 1

Aufgabe 2: Vergleich statischer/dynamischer Speicher

Aufgabe 3: Refresh Mechanismen

Aufgabe 4: Dynamischer Speicher

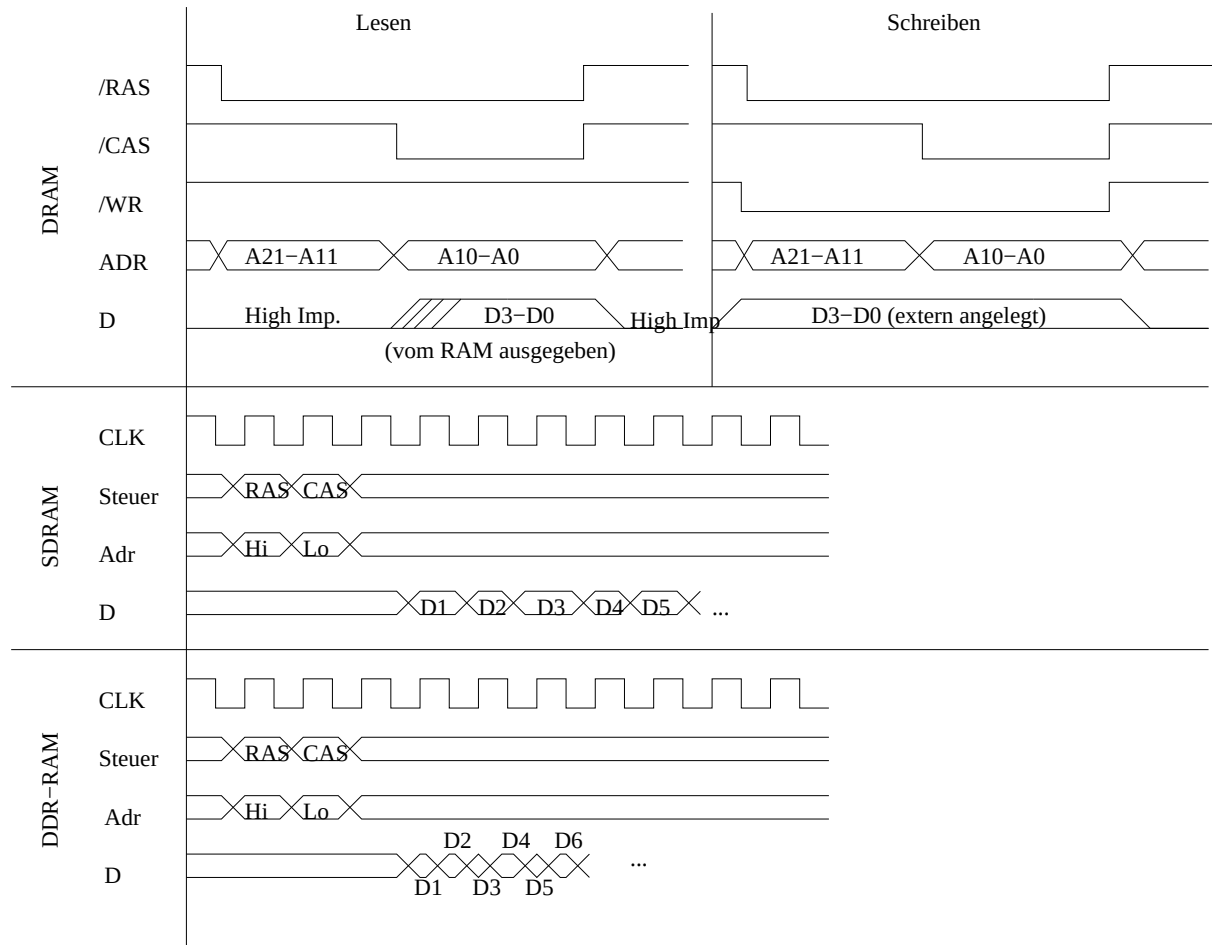


Abbildung 2: Zeitdiagramm für Zugriffe auf SDRAM/DDR-RAM (mit CAS Latency=2)

Aufgabe 5: Speichertypen

Aufgabe 1: Direct Mapped Cache

1. Skizzieren Sie kurz, welche Komponenten für einen Direct Mapped Cache notwendig sind.
2. Ein Prozessor mit 32-Bit Adressbus und 32-Bit Datenbus soll einen 1 MByte Cache für den kompletten Adressraum, 32 Byte pro Cachezeile, bekommen. Der Prozessor führt nur Zugriffe auf 32-Bit Daten, also keine Byte oder 16-Bit Zugriffe durch, der Adressraum besteht also aus 2^{32} Worten, ein Wort 32 Bit groß.
 - (a) Wieviele und welche Adressleitungen werden für die Wortauswahl verwendet?
 - (b) Wieviele Adressleitungen werden direkt mit dem Daten-RAM verbunden?
 - (c) Welche Funktion haben die restlichen Adressleitungen?
 - (d) Welche Größe hat das Tag-RAM bei diesem Cache (ohne zusätzliche Statusbits wie das Valid Bit zu berücksichtigen)?

Aufgabe 2: 4-fach Teilassoziativer Cache

1. Skizzieren Sie grob den Aufbau eines 4-fach Teilassoziativen Cache.
2. Der Cache (1 MByte) aus Aufgabe 1 soll jetzt doch 4-fach Teilassoziativ aufgebaut werden:
 - (a) Wieviele und welche Leitungen können jetzt direkt an das Daten-RAM angeschlossen werden?
 - (b) Wie groß ist jetzt das Tag-RAM?
 - (c) Welche zusätzlichen Komponenten sind notwendig?

Aufgabe 3: Vergleich von Cache Strategien

1. Beschreiben Sie den Unterschied zwischen einem Vollassoziativen Cache und einem 4-fach Teilassoziativen Cache.
2. Wäre ein Vollassoziativer Cache mit 512 kByte teurer als ein Direct Mapped-Cache mit 512 kByte? Begründen Sie Ihre Antwort.
3. Was ist der Nachteil von Direct Mapped Cache?
4. Vergleichen Sie die Strategien 'Write-Back' und 'Write-Through'. Warum sind Level 1 Cache oft Write-Through und Level 2 Cache Write-Back?
5. Warum wurde Cache prinzipiell erst für Prozessoren mit mehr als 20 MHz eingesetzt?

Aufgabe 4: Cache Analyse

1. Schreiben Sie ein möglichst kleines Programm (z.B. in C), das versucht - soweit möglich - die folgenden Werte zu bestimmen:
 - (a) Größe des Level 1 Daten Cache
 - (b) Art des Level 1 Daten Cache (Direct Mapped, ...)
 - (c) Größe des Level 2 Daten Cache
 - (d) Art des Level 2 Daten Cache
 - (e) Vorhandensein von weiteren Cache
2. Wie könnte man allgemein Code Cache analysieren?

Aufgabe 1: Serielle Schnittstelle

1. Welche Pegel werden auf den Leitungen RxD und TxD verwendet, und welche logische Bedeutung haben diese?
2. Folgende zwei Leitungszustände wurden gemessen (die nicht dargestellten Bereiche sind -12 Volt):

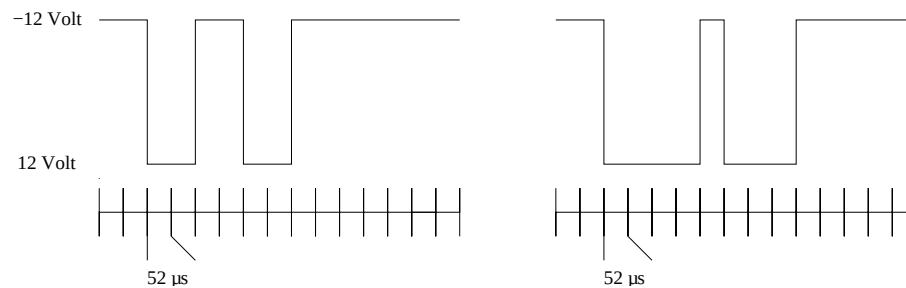


Abbildung 1: Leitungszustände von TXD

- (a) Welche Bitrate(n) könnte(n) verwendet worden sein?
 - (b) Welche Bytes wären jeweils übertragen worden?
3. Welche effektive Datenrate ist bei einer seriellen Schnittstelle gemäß RS232 möglich?
 4. Diskutieren Sie die Unterschiede zum universellen seriellen Bus (USB).

Aufgabe 2: Parallele Schnittstelle

1. Wie können mit dem unidirektionalen parallelen Port (SPP) Daten von der Peripherie an den PC übertragen werden?
2. Wodurch wird der Datentransfer beschleunigt, wenn ein bidirektionaler paralleler Port (EPP) verwendet wird?

Aufgabe 3: Buszugriffe

Auf den Folien C-36 und C-37 wird jeweils ein Schreibzugriff für einen asynchronen und einen synchronen Bus dargestellt.

1. Skizzieren Sie das Zeitdiagramm für einen Lesezugriff mit dem asynchronen Bus (Daten Transfer vom Slave zum Master).
2. Skizzieren Sie das Zeitdiagramm für einen Lesezugriff mit dem synchronen Bus (Daten Transfer vom Slave zum Master).
3. Was sind die Vorteile eines synchronen Busses im Vergleich zu einem asynchronen Bus?

Aufgabe 4: PCI Bus

1. Welche Vorteile bietet der PCI Bus gegenüber dem ISA Bus?
2. Wodurch wird eine höhere Stabilität und Kompatibilität (im Vergleich zu ISA) von PCI Karten erreicht?
3. Ein Programm durchsucht den Speicher der Grafikkarte einmal rückwärts (höchste Adresse zuerst), einmal vorwärts (niedrigste Adresse zuerst) und einmal zufällig. Welche Programmlaufzeiten sind für diese drei Routinen zu erwarten? Wodurch entstehen die unterschiedliche Laufzeiten?
4. Wie funktioniert die Busarbitrierung beim PCI Bus? Welche weiteren Arbitrierungsmechanismen wären denkbar?

Aufgabe 1: Festplatten

1. Nennen Sie 5 der wichtigsten Komponenten einer Festplatte.
2. Diskutieren Sie den Unterschied zwischen Zylinder/Kopf/Sektor-Adressierung (CHS) und logischer Adressierung (LBA).
3. Wie kommt es, daß an 16-Bit SCSI 16 Geräte (anstatt 8 bei 8-Bit SCSI) angeschlossen werden können?
4. Nennen sie zwei Vorteile und einen Nachteil von SCSI im Vergleich zu IDE.

Aufgabe 2: Verhältnisrechnungen

1. Wieviel Fläche wird zur Speicherung eines einzelnen Bits auf einer modernen Festplatte verbraucht (Tip: siehe Folien, Datendichte)?
2. Wie schnell dreht sich der Rand der Datenscheibe (Durchmesser 3,5 Zoll = ca. 8,9 cm) wenn die Festplatte 10000 Umdrehungen pro Minute durchführt?
3. Nehmen Sie zum Vergleich an, ein Bit wäre so groß wie ein Karo auf einem karierten Papier (0,5 cm x 0,5cm). Wie groß wäre dann eine Datenscheibe?
4. Nehmen Sie weiterhin an, der Schreib-Lesekopf wäre auf der äußersten Spur positioniert und die Festplatte dreht sich mit 10000 Umdrehungen pro Minute. Wie schnell würde die Karo Landschaft unter dem Schreib-Lesekopf sich bewegen (zum Vergleich die Lichtgeschwindigkeit: 300000 km/s)?

Aufgabe 3: Optimierung der Kopfbewegung

Um eine möglichst große Effizienz bei Zugriffen auf die Festplatte zu erreichen, lohnt sich eine Optimierung der Kopfbewegung, wenn mehrere verschiedene Anfragen in der Warteschlange vorhanden sind. Es gibt drei einfache Verfahren:

1. SSTF (shortest seek time first): Ausgehend von der aktuellen Spur wird die Spur mit der geringsten Entfernung angefahren.
2. SCAN: Der Kopf wird immer solange in eine Richtung bewegt, bis in diese Richtung keine Spuren mehr benötigt werden, dann erfolgt ein Richtungswechsel.
3. FIFO (first in - first out): Der Kopf wird entsprechend der Reihenfolge der Anforderungen bewegt.

Geben Sie für jede der Verfahren an, welche Kopfbewegungen sich ergeben, wenn die folgenden Spuren gelesen werden sollen: 9, 13, 5, 19, 25, 90, 63, 100, 4, 7, 10.

Der Kopf steht zu Beginn auf der Spur 43.

Aufgabe 4: Dateisystem EXT2

1. Wie groß kann eine Datei ohne Indirektionsblock, bei 1-facher, 2-facher und 3-facher Indirektion maximal sein, wenn jeder Block 4096 Byte groß ist und 32-Bit Zeiger verwendet werden?
2. Welche Vorteile bietet die mehrfache Indirektion ?

Aufgabe 5: Dateisystem FAT32

In einem FAT32 Dateisystem speichert eine File Allocation Table (FAT) die Verkettung von Clustern aus Sektoren. Folgende Einträge seien in der FAT eines FAT32-Dateisystems vorhanden:

ClustNr	Inhalt	ClustNr	Inhalt
0/1	reserviert		
2	3	10	0
3	4	11	15
4	EOC	12	13
5	6	13	14
6	9	14	16
7	EOC	15	EOC
8	0	16	17
9	EOC	17	EOC

Jeder Cluster umfaßt 16 Sektoren mit je 512 Byte. EOC bedeutet, daß die Dateikette aufhört, 0 daß der Cluster frei ist. Alle nicht angegebenen Cluster beinhalten eine 0.

1. Geben Sie die Cluster an, die zur gleichen Datei gehören.
2. Wie könnte die FAT aussehen, wenn die Festplatte defragmentiert wurde?
3. Leider ist das Hauptverzeichnis verloren gegangen, als sie ihr selbstgeschriebenes Defragmentier-Programm getestet haben. Zum Glück war dies die einzige Änderung, die Ihr Programm vorgenommen hat. Sie wissen noch den Namen und die Größe der Dateien:
Datei 1: Autoexec.bat, 100 Byte, Datei 2: Diplom.txt, 20 kByte, Datei 3: Diplom.bak, 18 kByte, Datei 4: Defrag.pas, 10 kByte, Datei 5: Defrag.exe, 44 kByte
Welche Dateien können sie den Clustern zuordnen?
4. Diskutieren Sie die Unterschiede zwischen FAT32 und EXT2 bzgl. des Dateizugriffes.

Aufgabe 6: Block/Clustergröße

In einem Dateisystem werden nicht einzelne Sektoren des Datenträgers, sondern logische Blöcke (bzw. Cluster bei FAT32) adressiert, die aus einem oder mehreren Sektoren bestehen. Die Block-/Clustergröße muss jeweils beim Anlegen des Dateisystems auf der Festplatte festgelegt werden.

1. Welche Vorteile ergeben sich, wenn eine hohe Blockgröße gewählt wird?
2. Welche Nachteile können aus einer zu hohen Blockgröße resultieren?
3. Eine Festplatte mit 120 GByte soll entweder mit 512 Byte je Block/Cluster (Fall A) oder 32 kByte je Block/Cluster (Fall B) adressiert werden. Welcher Plattenplatz wird jeweils für die Organisation der Dateien (Inodes bei EXT2 bzw. Verkettungstabelle bei FAT32) benötigt, wenn 200000 Dateien auf der Platte gespeichert werden sollen? Wieviel Platz wird jeweils im Mittel bei der Speicherung aller Dateien verschwendet, wenn die Dateigröße zwischen 1 Byte und 1 MByte gleichverteilt ist.